

# 团 体 标 准

T/XXX XXXX—XXXX

## 5G 节点设备测试与诊断系统 嵌入式硬件平台技术要求

5G node device testing and diagnosis system - Technical requirements for embedded  
hardware platform

(报批稿)

XXXX - XX - XX 发布

XXXX - XX - XX 实施

## 目 次

|                  |     |
|------------------|-----|
| 前言 .....         | III |
| 1 范围 .....       | 1   |
| 2 规范性引用文件 .....  | 1   |
| 3 术语和定义 .....    | 1   |
| 4 缩略语 .....      | 2   |
| 5 平台概述 .....     | 2   |
| 5.1 平台架构 .....   | 2   |
| 5.2 系统架构 .....   | 2   |
| 6 通用技术要求 .....   | 3   |
| 6.1 一般要求 .....   | 3   |
| 6.2 系统功能要求 ..... | 5   |
| 7 编制测试方案 .....   | 6   |
| 7.1 测试方法 .....   | 6   |
| 7.2 测试策略 .....   | 7   |



## 前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由中国电子质量管理协会软件与信息技术服务专业委员会提出。

本文件由中国电子质量管理协会归口。

本文件起草单位：国家工业信息安全发展研究中心、中国科学院微电子研究所、北京蓝威技术有限公司、重庆安标检测研究院有限公司、成都久信信息技术股份有限公司、中国电子质量管理协会、北京中标服检验技术研究院有限公司等。

本文件主要起草人：邓昌义、李志强、王潇耿、李岚清、张渊、卢涛、孙旭、王文、秦攀、马江平、李明时、孟嫣、吴玉平、卢涛、孙旭、张道庆、李慧强、龚关飞、游涌、朱义强、孙图南、王蕾、阮进喜、周凤林、孙智江、张百川、梁峰、温章义、邢献红、胡蝶。

# 5G 节点设备测试与诊断系统 嵌入式硬件平台技术要求

## 1 范围

本文件规定了5G节点设备测试与诊断系统嵌入式硬件平台目标和任务、环境和架构、系统功能模块组成以及测试方案。

本文件适用于5G节点设备测试与诊断系统，其他类型测试与诊断系统可参照执行。

## 2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

GB/T 11457-2006 信息技术 软件工程术语

GJB2725A-2001 测试实验室和校准实验室通用要求

## 3 术语和定义

下列术语和定义适用于本文件。

### 3.1

**软件升级** software update

将某版本的软件更新到新版本或更改配置参数的过程（包括更改软件功能的配置参数）。

### 3.2

**计算机软件配置项** computer software configuration item

满足最终使用要求并由需方指定进行单独配置管理的软件集合。计算机软件配置项的选择基于对下列因素的权衡：软件功能、规模、宿主机或目标计算机、开发方、保障方案、重用计划、关键性、接口考虑、需要单独编写文档和控制，以及其他因素。

### 3.3

**5G** 5th generation

第五代移动通信技术，是一种新一代的无线通信技术标准。

### 3.4

**软件可靠性** software reliability

在规定环境下，在规定时间内软件不引起系统失效的概率；在规定的周期内所述条件下程序执行所要求的功能的能力。

### 3.5

**冗余** redundancy

在容错系统中，系统中存在辅助的部件执行像其他元素同样的功能以防止失败或从失败恢复。

### 3.6

**应用软件** application software

设计用于实现用户的特定需要而非计算机本身问题的软件。

### 3.7

**计算机集群** computer cluster

一组相互连接的计算机或服务器，它们共同工作以提供更高的性能、可靠性和可扩展性。

## 4 缩略语

以下缩略语适用于本文件。

3D: 三维 (three-dimensional)

5G: 第五代移动通信技术 (5th Generation Mobile Communication Technology)

EDA: 电子设计自动化 (Electronics Design Automation)

FPGA: 现场可编程逻辑门阵列 (Field Programmable Gate Array)

ISE: 集成软件环境 (Integrated Software Environment)

PCB: 印制电路板 (Printed Circuit Board)

QA: 质量保证 (Quality Assurance)

SV: 是一种建立在Verilog语言基础上的硬件描述和验证语言 (System Verilog)

## 5 平台概述

### 5.1 平台架构

5G节点设备板载产品设计包括电器、PCB设计, 以及内置的基于嵌入式芯片的自测试与诊断仿真软件开发, 具体EDA电路设计与仿真平台与相关工作示意如下图 1。

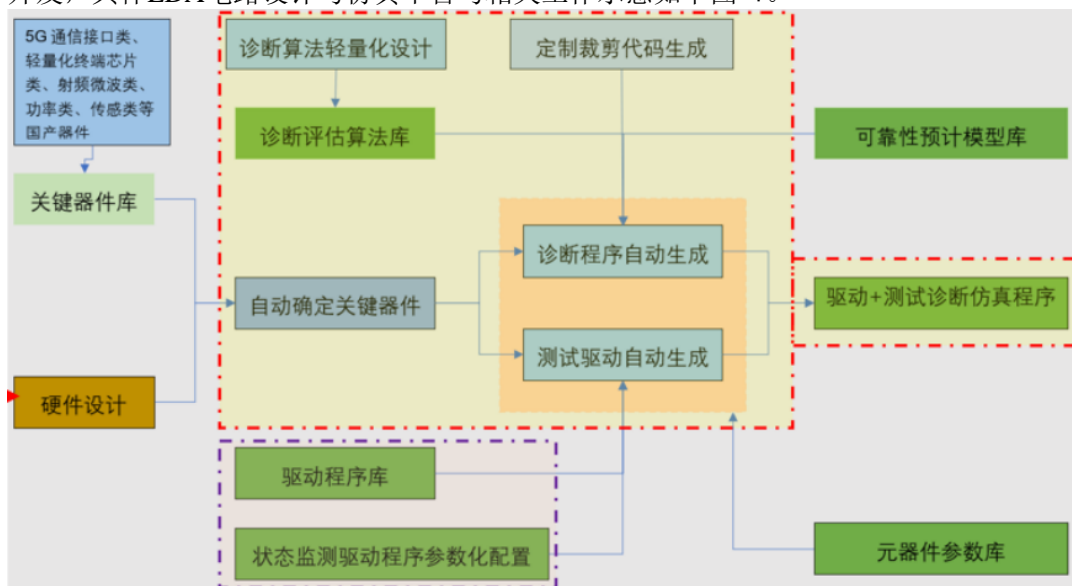


图 1 EDA 电路设计与仿真平台与相关工作示意图

如图所示, 平台开发包括: 设计轻量化诊断算法, 建立诊断评估算法库; 定制裁剪代码生成诊断程序代码; 确定硬件中需要测试的关键器件, 选定其测试驱动程序; 综合诊断程序代码、测试驱动程序、状态监测驱动程序参数配置、元器件参数库、可靠性预计模型自动生成5G节点设备板载应用电路测试与诊断仿真软件代码; 建立对应用电路测试与诊断仿真软件代码在目标硬件环境和虚拟操作系统下的自动编译与测试验证; 以实现集成软件开发与验证环境支持自测试与诊断软件开发。

### 5.2 系统架构

5G节点设备测试与诊断系统 嵌入式硬件平台系统架构如下图所示, 包括硬件层、中间层、软件层和功能层。硬件层中包含嵌入式微处理器、存储器、通用设备接口和I/O接口。板载电路在嵌入式芯片基础上由电源电路、时钟电路、存储电路构成基于嵌入式芯片的核心控制模块。其中, 操作系统、应用程序以及测试诊断软件固化在存储电路内, 系统上电由嵌入式芯片加载并执行, 实现系统设计功能。中间层包括板级支持包和硬件抽象层, 提供驱动硬件的底层寄存器设置方法。软件层基于实时操作系统, 并根据需要搭配文件系统、图形用户接口, 通过任务管理器进行任务管理, 通过测试诊断模块实现5G

节点设备测试与诊断功能。功能层包括功能实现的应用程序，其作为顶层软件通过层级结构最终实现硬件控制。5G节点设备测试与诊断系统嵌入式硬件平台中特别包含测试诊断模块，模块预留操作系统接口，以适配多种实时操作系统，方便移植。

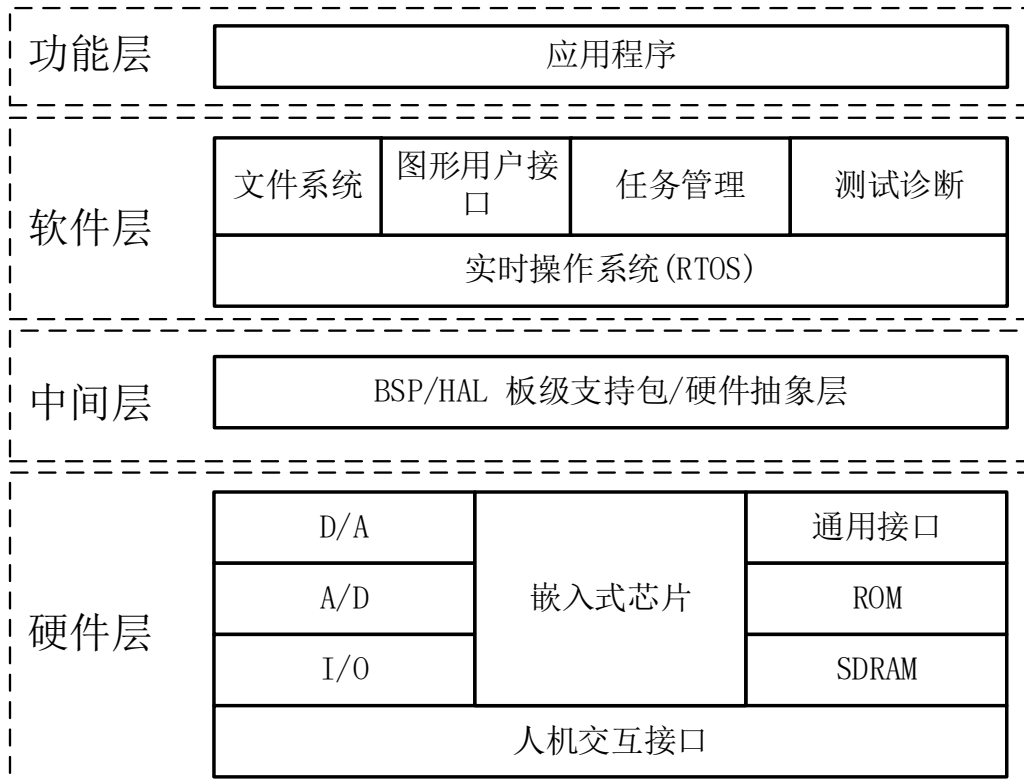


图 2 嵌入式硬件平台系统架构

5G节点设备测试与诊断系统测试诊断功能实现流程如下图所示，通过EDA电路设计与仿真平台自动生成的测试诊断程序源码与应用程序源码共同编译构建链接中间文件，再加载算法程序库链接成可执行程序文件，从而实现嵌入式硬件平台内的自测试自诊断功能。

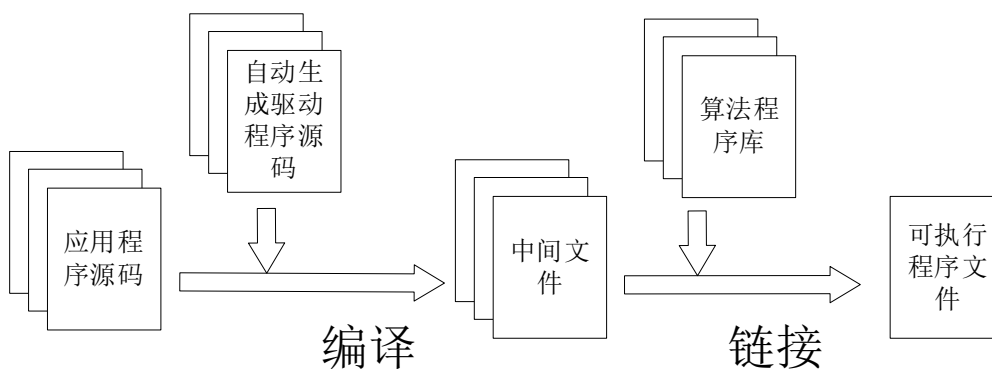


图 3 系统测试诊断功能流程

## 6 通用技术要求

### 6.1 一般要求

- a) 可扩展性：对现有软件系统影响最小的情况下，系统功能持续扩展的能力。
  - 确定系统随着工作负载的增长而扩展；

- 确定系统在用户方面的限制；
  - 确定客户端条件和最终用户在各种负载下对产品的体验；
  - 确定系统的健壮性。
- b) 可靠性
- 软件产品质量属性之可靠性特性又包含子特性：成熟性+可用性+容错性+易恢复性+可靠性的依从性。
- 成熟性：
    - 基于系统运行剖面设计测试用例，根据实际使用的概率分布随机选择输入，运行系统，测试系统满足需求的程度并获取失效数据，其中包括对重要输入变量值的覆盖、对相关输入变量可能组合的覆盖、对设计输入空间与实际输入空间之间区域的覆盖、对各种使用功能的覆盖、对使用环境的覆盖；
    - 测试系统的平均无故障时间；
    - 选择可靠性增长模型，通过检测到的失效数和故障数，对系统的可靠性进行预测。
  - 可用性：系统在需要使用时能够进行操作和访问的程度；
  - 容错性：尽管存在硬件或软件故障，系统运行符合预期的程度。
    - 系统对中断发生的反应；
    - 系统在边界条件下的反应；
    - 系统的功能，性能的降级情况；
    - 系统的各种误操作模式；
    - 系统的各种故障模式。
    - 测试在多机系统出现故障需要切换时系统的功能和性能连续平稳性。
  - 易恢复性：
    - 系统的还原功能的还原能力。
    - 具有还原功能的系统的自动还原时间；
    - 系统在特定的时间范围内的平均宕机时间；
    - 系统在特定的时间范围内的平均恢复时间；
    - 系统的可重新启动并继续提供服务的能力。
- c) 安全保密性：系统保护信息和数据的程度，以使系统具有与其授权类型和授权级别一致的数据访问度。确保数据只有在被授权时才能被访问的程度。
- 测试系统防止非法操作的模式，包括防止非法授权的创建、删除或修改程序或信息，必要时做强化异常操作的测试；
  - 测试系统防止数据被讹误和被破坏的能力；
  - 测试系统的加密和解密功能。
- d) 易用性
- 易学性：可测试系统的在线帮助，确认在线帮助是否容易定位，是否有效；还可对照用户手册或操作手册执行系统，测试用户文档的有效性；
  - 易操作性：
    - 输入数据，确认系统是否对输入数据进行有效性检查；
    - 要求具有中断执行的功能，确认它们能否在动作完成之前被取消；
    - 要求具有还原能力的功能，确认它们能否在动作完成之后被撤销；
    - 包含参数设置的功能，确认参数是否易于选择、是否有缺省值；
    - 要求具有解释的消息，确认它们是否明确；
    - 要求具有界面提示能力的界面元素，确认它们是否有效；
    - 要求具有容错能力的功能和操作，确认系统能否提示错误的风险、能否容易纠正错误的输入、能否从错误中恢复；
    - 要求具有定制能力的功能和操作，确认定制能力的有效性；
    - 要求具有运行状态监控能力的功能，确认它们的有效性。
  - 易访问性：软件是否易于各种用户群体访问，包括特殊群体访问，如认知障碍、生理缺

- 陷、听觉/语音障碍和视觉障碍的用户；支持的语种充分性，支持多种不同的语言时，方便不同语种用户访问；
- 可辨识性：软件的各项功能及界面中的输入输出项是否易于识别。包括界面文字描述完整清晰，不含不易理解的词语，便于用户辨识软件是否符合他们的要求；软件提供产品介绍演示功能，便于用户辨识软件是否符合他们的要求。
- e) 兼容性：主要测试软件在不同版本之间的兼容性。有两类基本的兼容性测试：向下兼容和交错兼容。向下兼容是测试软件新版本保留它早期版本的功能的情况；交错兼容测试是测试共同存在的两个相关但不同的产品之间的兼容性。测试软件在规定条件下共同使用若干个实体或实现数据格式转换时能满足有关要求能力的测试。
- f) 余量测试：测试软件余量是否大于等于 20%。
- g) 强度测试：强制软件运行在不正常到发生故障的情况下，测试软件可以运行到何种程度的测试。一般需进行：
- 提供最大处理的信息量；
  - 提供数据能力的饱和实验指标；
  - 提供最大存储范围；
  - 在能力降级时进行测试；
  - 在人为错误状态下进行软件反应的测试；
  - 进行持续一段规定的时间，而且连续不能中断的测试。
- h) 时间特性：
- 测试系统的影响时间、平均响应时间、响应极限时间，系统的吞吐量、平均吞吐量、极限吞吐量，系统的周转时间、平均周转时间、周转时间极限；
  - 在测试时，应标识和定义适合于软件应用的任务，并对多项任务进行测试。

## 6.2 系统功能要求

表 1 系统功能模块及各模块功能描述

| 序号 | 功能模块 | 功能描述   |
|----|------|--|
| 1  | 电路原理 | a)研究关键器件应用和在线测试原理；<br>b)研究应用电路原理及印制电路板设计，建立器件应用电路（模板）库；<br>c)实现访问其他任务建立的元器件原理库、封装库、元器件参数库等基础数据库的访问接口。  |
| 2  | 生成引擎 | a)研发集成电器电路、PCB设计自动生成引擎   |
| 5  | 辅助设计 | a)应用电路、测试与诊断电路智能辅助设计；<br>b)实现板载电器自动生成为核心的测试与诊断电路扩展智能辅助设计。  |
| 6  | 建模   | a)对印制电路板进行建模   |
| 7  | 工具接口 | a)建立与电路、PCB设计相关EDA工具的接口  |
| 8  | 诊断算法 | a)基于关键器件在线测试数据诊断板载硬件；<br>b)设计轻量化智能诊断算法，建立诊断评估算法库。  |
| 9  | 目标软件 | a)开发基于嵌入式芯片的自测试与诊断仿真软件；<br>b)定制裁剪代码生成诊断程序代码；<br>c)确定硬件中需要测试的关键器件，选定其测试驱动程序；<br>d)综合诊断程序代码、测试驱动程序、状态监测驱动程序参数配置、元器件参数库、可靠性预计模型自动生成5G节点设备板载应用电路测试与诊断仿真软件代码。 |
| 10 | 平台QA | a) 建立对应用电路测试与诊断仿真软件代码在目标硬件环境和虚拟操作系统下的自动编译与测试验证；<br>b) 开发测例、测试脚本、问题定位机制，并进行回归测试。  |

## 7 编制测试方案

### 7.1 测试方法

测试方法包括设计检查、功能仿真、门级仿真、时序仿真、静态时序分析、逻辑等效性检查和实物测试。

#### a) 设计检查

采用人工（包含工具辅助）的方法，对开发文档及工程文件等进行测试，设计检查一般包含以下工作内容：

- 检查文档的正确性、准确性和一致性；
- 检查代码和设计的一致性、代码执行标准的情况、代码逻辑表达的正确性、代码结构的合理性以及代码的可读性；
- 检查被测试软件的外部接口与其外围接口芯片的接口符合性，被测软件外部接口相关代码在逻辑和时序方面处理方式的合理性；
- 检查内部模块之间接口信号的一致性，内部模块之间接口信号相关代码在逻辑和时序方面处理方式的合理性；
- 检查约束文件的正确性、一致性。

设计检查中常用到的辅助工具为：编码规则检查工具、跨时钟域检查工具，本实验室使用的编码规则检查工具为HDL Designer、跨时钟域检查工具为Spyglass。

设计检查常忽略的内容为检查约束文件的正确性、一致性。其中一致性检查主要检查约束文件中的引脚分配与需求文档或设计文档中描述的是否一致；正确性检查主要检查时序约束是否正确。时序约束不合理但最终软件实现却正确，可以提建议问题。

#### b) 功能仿真

功能仿真是在不包含信号传输延时信息的条件下，用仿真方法验证设计的逻辑功能是否正确。功能仿真一般包含如下工作内容：

- 依据测试用例的要求，建立功能仿真环境，编制仿真测试激励向量，应满足被测软件外部输入的功能、性能、时序、接口等要求；
- 在仿真工具中开展功能仿真工作，人工或自动检测仿真结果，并依据判定准则确定测试用例是否通过；
- 统计语句覆盖率和分支覆盖率等覆盖率信息，对未覆盖的情况进行影响域分析。

功能仿真一般使用的仿真工具为Mentor Graphics、Cadence、Synopsys三个EDA厂家中的一种，建议使用Cadence的IES或Synopsys的VCS。

功能仿真的语言建议使用SV，不过Verilog也可以实现测试，但在测试方面，SV要比Verilog强大得多，Verilog主要是用于设计，偏硬件，SV主要是用于测试，偏软件。尤其是在随机验证方面，SV实现起来要比Verilog要简单得多。

无论是使用哪种测试工具、哪种测试语言，高效率的功能仿真最主要的是实现自动化测试以及用例复用，实现自动化测试需要采用脚本语言和测试语言相结合实现一个测试平台，在测试平台中，测试人员可以在不手动修改代码的基础上，将已存在的测试用例运行，通过测试平台给出的信息就能得出测试结果的正确性，测试过程中不需要人为检查仿真波形，节省了测试时间。用例复用是在测试过程中尽量编写可复用的测试用例，其目的在于尽量做到不同项目之间测试用例的复用，缩短项目的测试周期。

#### c) 门级仿真

门级仿真是针对逻辑综合后网表文件开展的仿真测试，门级仿真一般包含以下工作内容：

- 依据测试用例的要求，建立门级仿真环境，编制仿真激励测试向量，针对逻辑综合后的网表文件开展门级仿真；
- 在仿真工具中开展门级仿真工作，人工或自动检测仿真结果。

门级仿真与功能仿真的区别在于功能仿真使用的代码为RTL，门级仿真使用的代码为综合后的门级网表。门级仿真的测试用例基本上不用专门设计，功能仿真的测试用例可以直接复用到门级仿真中。

## d) 时序仿真

时序仿真是针对布局布线之后的网表文件和标准延时格式文件开展的仿真测试。时序仿真一般包含以下工作内容：

- 依据测试用例的要求，建立时序仿真环境，编制仿真激励测试向量集；
- 在仿真工具中开展时序仿真工作，人工或自动检测仿真结果，并依据判定准则确定测试用例是否通过。

时序仿真与功能仿真、门级仿真的区别在于时序仿真使用的是布局布线之后的网表文件和标准延时格式文件，而非RTL或综合后的网表。软件通过时序仿真表现出的行为与软件在实物上运行表现的行为是一致的。在时序仿真过程中，如果有时序违例，仿真工具会通过仿真日志报出，因此可以通过仿真日志的内容判断软件在时序上是否存在违例。

在进行时序仿真时，应分别在三种工况下开展，与门级仿真类似，功能仿真的测试用例可以直接复用到门级仿真中。

## e) 静态时序分析

依据测试用例的要求，针对逻辑综合或布局布线后的网表文件和标准延时格式文件开展静态时序分析，一般包含以下工作内容：

- 定义时序约束；
- 在静态时序分析工具中加载被测文件，被测试文件包括：逻辑综合或布局布线后的网表文件、标准延时格式文件、时序约束文件、相关库文件；
- 分别在三种工况下开展静态时序分析；
- 对未覆盖情况进行分析和说明；
- 人工对时序分析得到的信息进行二次分析，对时序违反情况进行问题追踪和定位。

静态时序分析的工具一般使用PrimeTime或FPGA开发工具(ISE、Quartus II、Libero、Vivado)

时序约束一般包括：时钟约束、输入输出约束、时序例外约束。

时钟约束：create\_clock、create\_generated\_clock

输入输出约束：set\_input\_delay、set\_output\_delay

时序例外约束：set\_max\_delay、set\_min\_delay、set\_multicycle\_path、set\_false\_path。

## f) 逻辑等效性检查

依据测试用例的要求，对设计代码、逻辑综合后的网表文件及布局布线后的网表文件开展逻辑等效性检查。一般包含以下工作内容：

- 在逻辑等效性检查工具中加载被测文件；
- 在逻辑等效性检查工具中人工对尚未匹配的比对点进行分析和匹配；
- 执行逻辑等效性检查；
- 人工对分析结果进行二次分析，对不等价点进行问题追踪和定位。

常用的逻辑等效性检查工具包括Formality、Conformal、EC-FPGA。

## g) 实物测试

实物测试是将配置文件加载到真实的目标板中或经过认可的目标板中，向被测试可编程逻辑器件施加激励，确认输出是否正确。实物测试一般包含以下工作内容：

- 依据测试用例的要求，在实际运行条件下，对软件实现的功能和性能指标进行测试；
- 在真实的硬件环境中，对被测软件施加测试激励，记录测试结果。

使用实物测试时一般会使用其他测试设备进行辅助测试，如示波器、逻辑分析仪等，如果软件本身已经将内部一些相关信号提取放进debug盒里面，则可以借助开发工具查看相关信号的波形进行验证，如可以使用ISE的chipscope、Quartus II的signal tap、Vivado的ila对内部的一些信号进行在线仿真。如果一些现象可以直接在互联的其他设备中进行查看，则可以用其他设备辅助进行测试，但在测试环境中需要将相关设备的型号、状态、用途描述清楚。

## 7.2 测试策略

- a) 采取动态测试方法和静态测试方法相结合的方式，先进行静态测试，然后进行动态测试；
- b) 时序仿真工作在最终版代码中进行；

- c) 时序测试和余量测试在每一版代码中都要进行测试,保证最终版代码的时序测试和余量测试均通过;
- d) 对于性能测试中的指标要求,应采集 3 次数据并记录;
- e) 对于测试环境不支持的测试用例,采用代码走查的方法辅助验证;
- f) 对无法测试的软件需求,可通过代码走查进行验证。